

Perancangan *Inverter* PLTS Atap *Off-Grid* Kapasitas 1300 VA

Reza Mochammad Fadhlur Rahman¹, Ali Mashar², Erwin Yusuf³

¹Jurusan Teknik Konversi Energi, Politeknik Negeri Bandung, Bandung 40012
E-mail: rezafadhlur2@gmail.com

²Jurusan Teknik Konversi Energi, Politeknik Negeri Bandung, Bandung 40012
E-mail: amashar69@gmail.com

³Jurusan Teknik Konversi Energi, Politeknik Negeri Bandung, Bandung 40012
E-mail: erwin.yusuf@polban.ac.id

ABSTRAK

Inverter adalah penghubung antara sumber energi baru terbarukan, khususnya energi surya dengan konsumen. Teknologi baru *inverter* yang disebut *multilevel inverter* (MLI) telah dikembangkan dengan memanfaatkan kombinasi sakelar dan sumber DC untuk menghasilkan berbagai level tegangan, yang digunakan dalam aplikasi daya tinggi tegangan menengah. *Multilevel inverter* dengan topologi PUC5 (Packed U-Cell 5 Level) memiliki keunggulan dibandingkan *multilevel inverter* lain yaitu penggunaan sakelar semikonduktor dan sumber daya dc yang lebih sedikit, dan kompleksitas kontrol yang rendah dibandingkan topologi PUC7. Paper ini mendemonstrasikan perancangan *inverter* PLTS atap menggunakan topologi PUC5 dengan metode penyakelaran tanpa sensor berbasis gerbang logika menggunakan indeks modulasi 1 dan frekuensi penyakelaran 200 Hz. Hasil simulasi menunjukkan bahwa dalam keadaan berbeban nominal, rancangan *inverter* menghasilkan tegangan rms 225 V dengan total harmonisa 0.99%, dan arus rms 6 A saat diberi beban resistif sebesar 1300 W.

Kata Kunci: PLTS atap, *inverter*, *multilevel inverter*, Packed U-Cell 5, bootstrap circuit

1. PENDAHULUAN

Pemerintah Indonesia memiliki strategi dalam mewujudkan visinya terkait bauran energi baru terbarukan sebesar 23% di tahun 2025, yaitu dengan memprioritaskan program Pembangkit Listrik Tenaga Surya (PLTS).

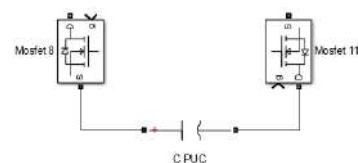
Inverter adalah bagian integral dari sistem PLTS dan bertanggung jawab untuk mengubah listrik DC yang dihasilkan oleh panel surya menjadi listrik AC yang dapat digunakan oleh beban rumah tangga atau dikirim ke jaringan [1].

Teknologi baru *inverter* yang disebut *multilevel inverter* (MLI) telah dikembangkan dengan memanfaatkan kombinasi sakelar dan sumber DC untuk menghasilkan berbagai level tegangan, yang digunakan dalam aplikasi daya tinggi tegangan menengah. Struktur MLI memungkinkan untuk menghasilkan bentuk gelombang keluaran yang lebih halus dengan menghasilkan tingkat tegangan yang berbeda saat beroperasi pada frekuensi penyakelaran yang lebih rendah, yang menyebabkan kerugian daya yang lebih kecil pada *inverter* daya dan pengurangan ukuran filter keluaran [2].

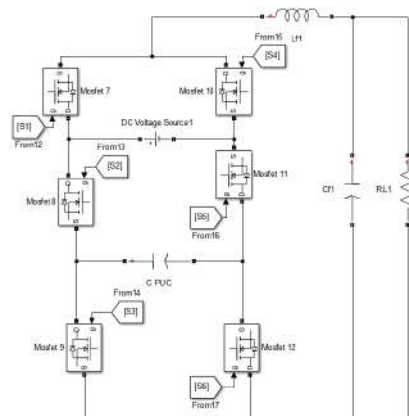
2. TINJAUAN PUSTAKA

17.10 Packed U-Cell *Inverter* (PUC *Inverter*)

Inverter PUC, disebut demikian karena struktur konfigurasinya berbentuk huruf U. Gambar 1 menunjukkan sel-U tunggal.



Gambar 1. *Sel tunggal topologi PUC inverter*
Keluaran dari PUC *inverter* dapat berjumlah hingga n-level, hal ini diperoleh dengan menyusun beberapa sel tunggal secara paralel sebanyak n-buah. Namun, jumlah level yang umum digunakan adalah 5 level dan 7 level. Pada dasarnya komponen yang digunakan untuk membentuk sebuah PUC *Inverter* 5 level (PUC5) dan PUC *Inverter* 7 level (PUC7) sama saja seperti yang tertera di Gambar 2, perbedaannya terletak pada besarnya tegangan kapasitor yang harus dikontrol.



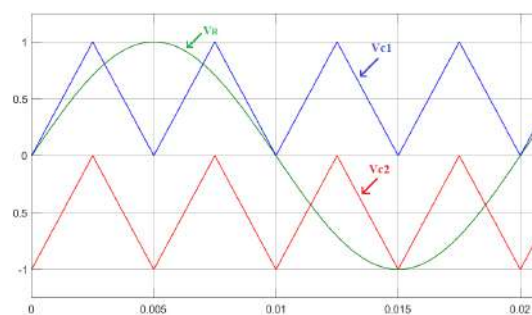
Gambar 2. Topologi PUC7 atau PUC5 inverter

17.11 Metode Penyakelaran

Metode *switching* frekuensi tinggi yang banyak digunakan adalah PWM sinusoidal (SPWM), eliminasi harmonik selektif PWM (SHE-PWM), vektor ruang PWM (SVM), dan PWM injeksi harmonik ketiga (THI-PWM). Semua skema modulasi ini dapat ditingkatkan dengan sinyal *single* atau *multicarrier* untuk meningkatkan efisiensi dan fitur eliminasi harmonik.

Salah satu metode pembangkitan SPWM yang banyak digunakan didasarkan pada modulasi *multiple carrier* di mana sinyal *carrier* berbeda fasa (*phase-shifted PWM*) atau berbeda level (*level-shifted PWM*).

Sebagian besar industri menggunakan SPWM. SPWM didasarkan pada perbandingan sinyal modulasi dan sinyal *carrier*. Gelombang sinus (sinyal modulasi, V_m) dibandingkan dengan dua bentuk gelombang segitiga (sinyal *carrier*, V_{c1} dan V_{c2}) untuk menghasilkan sinyal PWM seperti yang ditunjukkan pada Gambar 3 [2].



Gambar 3. Level-shifted PWM

17.12 Sirkuit Driver

Sirkuit *driver* merupakan penghubung antara mikrokontroler dengan sakelar semikonduktor. Dalam aplikasi daya tinggi, sinyal yang dihasilkan oleh mikrokontroler

tidak efektif untuk mengatur nyala mati sakelar semikonduktor. Komponen utama sirkuit *driver* adalah *gate driver IC*.

Rangkaian *bootstrap* digunakan untuk dapat mematu tegangan *gate* mosfet tipe *n* yang termasuk kedalam *high side switch*.

3. PERHITUNGAN PARAMETER DESAIN

Perancangan *inverter* dilakukan dengan memerhatikan spesifikasi *inverter* yang ingin dicapai seperti yang tertera pada Tabel 1.

Tabel 1. Target spesifikasi inverter

Parameter	Nilai
Daya semu	1300 VA
V_{rms}	220 V
I_{rms}	6 A
Frekuensi	50 Hz
THD	<5%

3.1 Penentuan Topologi Inverter

Konverter PUC7 membutuhkan frekuensi *switching* yang tinggi, pengontrol yang rumit untuk mengatur tegangan kapasitor dan kapasitansi kapasitor yang besar.

Pada konverter PUC5, nilai tegangan output maksimum sama dengan besar sumber DC yang digunakan. Untuk mencapai target $V_{rms}=220$ V, maka dibutuhkan masukkan DC *inverter* sebesar 311 V. Mengingat besar tegangan satu buah akumulator adalah 12 volt, maka jika disusun secara seri sebanyak 26 buah akan menghasilkan tegangan 312 volt. Jadi masukkan tegangan DC pada perancangan *inverter* adalah sebesar 312 volt. Selain itu, nilai tegangan kapasitor diatur pada setengah dari amplitudo sumber dc dengan menerapkan metode penyakelaran tanpa sensor. Oleh sebab itu, sensor tegangan dan arus dapat dihilangkan dari konverter PUC5.

Pada dasarnya metode penyakelaran tanpa sensor yang digunakan adalah PWM sinusoidal dengan dua sinyal *carrier* segitiga yang berbeda level (*level-shifted PWM*). Dengan menerapkan metode modulasi tanpa sensor, pengisian dan pengosongan kapasitor diseimbangkan pada setiap periode penyakelaran. Oleh sebab itu, nilai kapasitor yang dibutuhkan sangat berkurang, sehingga dapat mengurangi biaya dan waktu *start-up* konverter PUC [3].

$$C = \frac{I_{peak}}{V_{ripple} \times 2f_{SW}} \quad (1)$$

dimana I_{peak} adalah nilai maksimum arus beban, V_{ripple} adalah tegangan riak kapasitor yang diinginkan, dan f_{sw} adalah frekuensi penyakelaran.

Untuk kapasitas 1300 VA dengan tegangan rms 220 volt, maka nilai arus rms beban adalah 6 A. Oleh karena itu nilai I_{peak} adalah 8.4 A.

Berdasarkan Persamaan 1 terlihat bahwa semakin besar nilai V_{ripple} akan mengakibatkan ukuran kapasitor berkurang. Berdasarkan simulasi yang dilakukan pada perangkat lunak MATLAB, dengan membuat konstan parameter lain ($m_a=1$ dan $f_{sw}=200$ Hz), didapat bahwa besarnya V_{ripple} tidak memengaruhi nilai harmonisa tegangan keluaran inverter secara signifikan seperti yang tertera pada Tabel 2.

Tabel 2. THD tegangan keluaran pada berbagai V_{ripple}

V_{ripple}	C	THD
2% $V_{out max} = 6.22 V$	3357 μF	25.39%
5% $V_{out max} = 15.56 V$	1343 μF	25.40%
10% $V_{out max} = 31.11 V$	671 μF	25.45%

Oleh karena itu dipilih $V_{ripple}=31.11 V$ yang menghasilkan nilai kapasitor yang lebih rendah, yaitu 671 μF tanpa mengorbankan pengaruh pada harmonisa tegangan keluaran.

3.2 Indeks Modulasi dan Frekuensi Switching

Indeks modulasi (m_a) didefinisikan sebagai rasio antara amplitudo sinyal fundamental referensi (A_R) dan amplitudo sinyal carrier (A_C) [4].

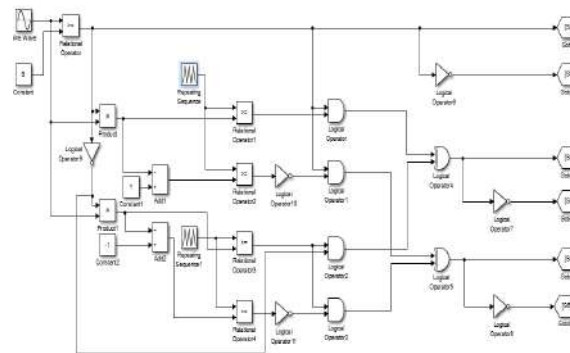
$$m_a = \frac{A_R}{A_C} \quad (2)$$

Modulasi frekuensi (m_f) didefinisikan sebagai rasio antara frekuensi sinyal carrier (f_c) dan frekuensi sinyal referensi yang diinginkan (f_R), untuk negara Indonesia f_R adalah 50 Hz [4].

$$m_f = \frac{f_c}{f_R} \quad (3)$$

Amplitudo tegangan keluaran inverter merupakan fungsi dari m_a . Untuk nilai $m_a \leq 1$, hubungan tegangan keluaran inverter dengan m_a adalah linier [5].

Metode penyakelaran yang digunakan adalah *sensor-less switching method based on logic gates for five-level packed U-cell (PUC5) converter* seperti yang ditunjukkan Gambar 4 [3].



Gambar 4. *Sensor-less switching method based on logic gates for five-level packed U-cell (PUC5) converter*

Penentuan nilai indeks modulasi dan modulasi frekuensi optimum dilakukan secara empiris menggunakan bantuan perangkat lunak MATLAB.

Didapat indeks modulasi dan modulasi frekuensi optimum yang menghasilkan gelombang keluaran dengan harmonisa terendah dan tegangan keluaran mendekati target spesifikasi tegangan inverter yang dirancang (220 V). Indeks modulasi (m_a) sama dengan 1 dan modulasi frekuensi (m_f) sama dengan 4 menghasilkan tegangan keluaran 214 volt dan total harmonisa 25.40%. Dengan nilai frekuensi sinyal referensi (f_R) 50 Hz dan modulasi frekuensi (m_f) 4, maka nilai frekuensi sinyal carrier (f_c) adalah 200 Hz. Frekuensi sinyal carrier (f_c) disebut juga frekuensi switching (f_{sw}).

3.3 Kapasitor Inverter dan LC Filter

Dengan arus beban maksimum (I_{peak}) 8.4 A, tegangan riak kapasitor (V_{ripple}) 31.11 volt, dan frekuensi penyakelaran (f_{sw}) 200 Hz, maka nilai kapasitor inverter yang dibutuhkan berdasarkan Persamaan 1 adalah

$$C = \frac{8.4 A}{31.11 V \times 2(200 Hz)} = 671 \mu F \quad (4)$$

Filter L dan C digunakan untuk menghasilkan gelombang keluaran dengan harmonisa rendah, nilai filter induktor tergantung oleh

riak arus keluaran. Biasanya riak arus diasumsikan sebesar 15% dari arus beban penuh. Namun pada kasus perancangan kali ini, nilai riak arus yang optimum adalah 3.2% dari arus beban penuh (8.4 A). Besar filter induktor yang dibutuhkan adalah

$$L = \frac{V_{DC}}{8 \times (n-1) \times \Delta I_L \times f_{1st SW Harmonic}} \quad (5)$$

dengan

$$f_{1st SW Harmonic} = 2 \times f_{SW} \quad (6)$$

dimana V_{DC} adalah sumber tegangan DC, n adalah jumlah level tegangan keluaran, ΔI_L adalah arus keluaran riak yang diinginkan.

$$L = \frac{312 V}{8 \times (5-1) \times 3.2\% \times 8.4 A \times 2 \times 200 Hz}$$

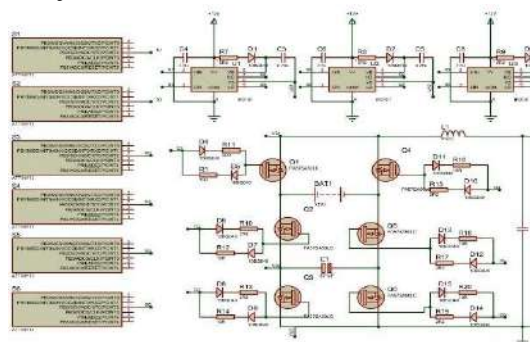
$$L = 91 mH$$

Besar filter kapasitor yang dibutuhkan adalah

$$C = \frac{1}{\left(2\pi \times \frac{f_{1st SW Harmonic}}{10}\right)^2 \times L} = 174 \mu F \quad ($$

4. PEMILIHAN PERANGKAT KERAS

Komponen *inverter* dapat dibagi kedalam tiga bagian utama, yaitu mikrokontroler, sirkuit *driver*, dan sakelar semikonduktor (dalam hal ini menggunakan mosfet) seperti yang ditunjukkan oleh Gambar 5.



Gambar 5. Skema susunan komponen inverter PUC5

4.1 Mikrokontroler

Pada Gambar 5 menunjukkan bahwa untuk sinyal penyaluran S2, S3, S5, S6, *duty cycle* sinyal PWM tidak konstan dalam satu periode dan masing-masing sinyal memiliki bentuk yang khas. Oleh sebab itu, dibutuhkan mikrokontroler yang dapat diprogram sehingga dapat menghasilkan sinyal penyaluran seperti pada Gambar 5 dengan *duty cycle* bervariasi.

Sebuah mikrokontroler akan menjalankan program secara berurutan dan tidak bisa mengerjakan 2 jenis perintah secara bersamaan. Oleh sebab itu, untuk menghasilkan 6 buah sinyal penyaluran yang khas, dibutuhkan sebanyak 6 buah mikrokontroler.

Attiny13 merupakan mikrokontroler yang dapat diprogram dan harganya relatif terjangkau dibandingkan dengan arduino uno.

4.2 MOSFET

Berdasarkan hasil simulasi menggunakan perangkat lunak MATLAB pada kondisi beban penuh dengan faktor daya=1, nilai maksimum V_{DS} dan I_D setiap sakelar semikonduktor ditinjau seperti yang ditunjukkan oleh Tabel 3.

Tabel 3. Nilai maksimum V_{DS} dan I_D MOSFET pada kondisi beban penuh ($pf=1$)

	V_{DS}	I_D
S ₁	311.1 V	20.54 A
S ₂	187.6 V	20.45 A
S ₃	186.3 V	19.17 A
S ₄	V	20.45 A
S ₅	311.2 V	19.89 A
S ₆	197.1 V	20.54 A
	168 V	

Masuk akal untuk menambahkan *safety margin* sebesar 50 persen dari arus puncak yang melewati mosfet sebagai acuan untuk menentukan jenis mosfet yang diperlukan [6].

Tabel 4. Nilai V_{DS} dan I_D MOSFET setelah ditambah *safety margin* 50%

	V_{DS}	I_D
S ₁	466.6 V	30.81 A
S ₂	281.4 V	30.68 A
S ₃	279.4 V	28.76 A
S ₄	V	30.68 A
S ₅	466.8 V	29.84 A
S ₆	295.6 V	30.81 A
	252 V	

Tabel 4 menunjukkan nilai V_{DS} dan I_D mosfet yang dibutuhkan, berdasarkan data tersebut maka jenis mosfet yang dipilih adalah jenis FA57SA50LC dengan spesifikasi seperti yang tertera pada Tabel 5.

Tabel 5. Spesifikasi MOSFET FA57SA50LC

V_{DS}	500 V (Min)
I_D	36 A (Maks, @ 100 °C)
$R_{DS(on)}$	0.08 Ω (Maks)
Q_g	338 nC (Maks)
Q_{gs}	77 nC (Maks)
Q_{gd}	147 nC (Maks)
C_{rss}	50 pF (Typ)

$V_{GS(th)}$	2 V (Min), 4 V (Maks)
$\frac{dv}{dt}$	3 V/ns

4.3 Sirkuit Driver

Sakelar mosfet pada topologi PUC5 dapat dibagi menjadi 2 jenis, yaitu *high side* (mosfet yang menghubungkan catu daya dengan beban) dan *low side* (mosfet yang menghubungkan beban dengan *ground*). Seperti yang tertera pada Gambar 3, mosfet S1, S2, dan S3 termasuk kedalam *high side switch*. Sedangkan mosfet S4, S5, dan S6 termasuk kedalam *low side switch*. IR2101 digunakan sebagai *gate drive IC* dalam rangkaian bootstrap dan dioda 10BQ015 sebagai D_{BOOT} yang dipasang secara seri dengan kapasitor *gate* seperti yang ditunjukkan Gambar 5. Dalam pembuatan rangkaian bootstrap diperlukan perhitungan nilai kapasitor bootstrap (C_{BOOT}), resistor bootstrap (R_{BOOT}), dan *gate* resistor (R_g).

4.3.1 Kapasitor Bootstrap

Kapasitor bootstrap ini harus setidaknya 10 kali lebih besar dari kapasitansi *gate* high side FET. Kapasitansi *gate* dapat dihitung menggunakan Persamaan 12 [7].

$$C_g = \frac{Q_g}{V_{Q1g}} \quad (12)$$

dimana

$$V_{Q1g} = V_{CC} - V_{D_{BOOT}} \quad (13)$$

V_{CC} adalah catu daya *gate drive IC* IR2101, nilai tipikal V_{CC} untuk IR2101 adalah 12 volt. $V_{D_{BOOT}}$ adalah besar tegangan jatuh pada dioda yang digunakan (10BQ015) yaitu 0.4 volt. Berdasarkan Tabel 5, nilai Q_g adalah 338 nC.

$$C_g = 0.029 \mu F \quad (14)$$

$$C_{BOOT} \geq 10 \times C_g \quad (15)$$

$$C_{BOOT} \geq 0.29 \mu F \quad (16)$$

4.3.2 Resistor Bootstrap

R_{BOOT} dipasang secara seri dengan dioda bootstrap. Peran resistor bootstrap adalah untuk membatasi arus puncak pada dioda bootstrap selama *start-up*. Nilai R_{BOOT} biasanya 5-10 Ω [8]. Meningkatkan nilai resistor bootstrap akan meningkatkan

konstanta waktu yang mengakibatkan waktu *start-up* yang lebih lambat [7].

4.3.3 Gate Resistor

Kecepatan *switching* bervariasi dengan nilai resistor gerbang. Meningkatkan nilai resistor gerbang memperlambat kecepatan *switching* mosfet dan meningkatkan kerugian *switching*. Mengurangi nilai resistor gerbang meningkatkan kecepatan *switching* mosfet. Terkadang, resistor gerbang yang berbeda digunakan untuk menghidupkan dan mematikan mosfet [9].

Penentuan *gate* resistor membutuhkan spesifikasi mosfet yang digunakan seperti yang tertera pada Tabel 8. Langkah pertama adalah menghitung nilai rata-rata arus *gate*.

$$I_g = \frac{Q_{gs} + Q_{gd}}{t_{sw}} \quad (17)$$

t_{sw} adalah waktu *switching on* atau *switching off* yang diinginkan, waktu ini disesuaikan dengan karakteristik waktu *switching gate drive IC* IR2101. Dari *datasheet* IR2101 didapat bahwa waktu *switching on* (t_{on}) adalah 160 ns dan waktu *switching off* (t_{off}) adalah 150 ns.

$$I_g = \frac{77 \text{ nC} + 147 \text{ nC}}{160 \text{ ns}} = 1.4 \text{ A} \quad (18)$$

Setelah I_g ditentukan, maka nilai R_{total} dapat dihitung. R_{total} merupakan resistansi total *gate* resistor *on* ($R_{g(on)}$) dan resistansi *gate driver on* ($R_{DRV(ON)}$).

$$R_{total} = \frac{V_{CC} - V_{gs(th)max}}{I_g} = 5.7 \Omega \quad (19)$$

$$R_{DRV(ON)} = \frac{V_{CC}}{I_{SOURCE}} \quad (20)$$

Dimana I_{SOURCE} adalah arus yang dapat disuplai oleh *gate driver* saat menyalakan mosfet

$$I_{SOURCE} = 1.5 \times \frac{Q_g}{t_{on}} = 3.2 \text{ A} \quad (21)$$

$$R_{DRV(ON)} = \frac{12 \text{ V}}{3.2 \text{ A}} = 3.8 \Omega \quad (22)$$

$$R_{g(on)} = R_{total} - R_{DRV(ON)} = 1.9 \Omega \quad (23)$$

Untuk *gate* resistor *off* dihitung melalui persamaan

$$R_{g(off)} = \frac{V_{gs(th)min}}{C_{rss} \cdot \frac{dv}{dt}} - R_{DRV(OFF)} \quad (24)$$

Dengan

$$R_{DRV(OFF)} = \frac{V_{CC}}{I_{SINK}} \quad (23)$$

Dimana $R_{DRV(ON)}$ adalah resistansi *gate driver on* dan I_{SINK} adalah arus yang dapat dilewati oleh *gate driver* saat mosfet mati.

$$I_{SINK} = 1.5 \times \frac{Q_g}{t_{off}} = 3.4 \text{ A} \quad (24)$$

maka

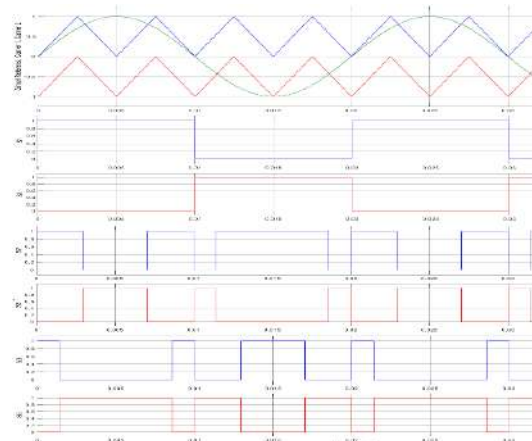
$$R_{DRV(OFF)} = \frac{12 \text{ V}}{3.4 \text{ A}} = 3.6 \Omega \quad (25)$$

$$R_{g(off)} = \frac{2 \text{ V}}{50 \text{ pF} \cdot 3 \text{ V/ns}} - 3.6 \Omega = 9.8 \Omega \quad (26)$$

5. HASIL SIMULASI

5.1 Sinyal Penyakelaran

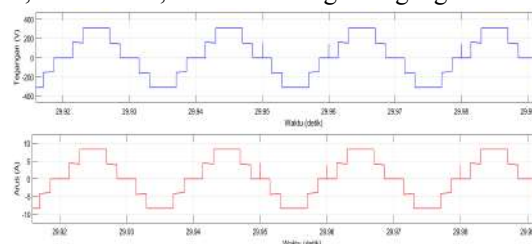
Dengan menggunakan indeks modulasi (m_a) sama dengan 1 dan modulasi frekuensi (m_f) sama dengan 4 pada metode modulasi tanpa sensor berbasis gerbang logika dihasilkan sinyal penyakelaran seperti yang ditunjukkan Gambar 6.



Gambar 6. Gelombang sinyal penyakelaran 6 sakelar semikonduktor

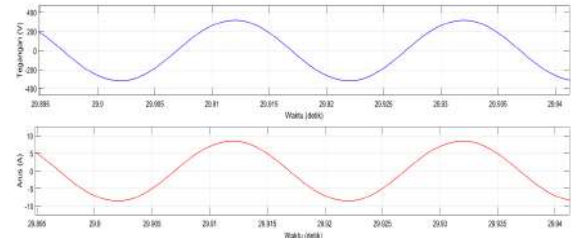
5.2 Keluaran Inverter

Gambar 7 menunjukkan bentuk gelombang output inverter yang dibebani beban resistif murni sebesar 1300 watt belum berbentuk sinusoidal dengan THD=25.45%, $V_{rms}=215 \text{ V}$, $I_{rms}=5.8 \text{ A}$, memiliki 5 tingkat tegangan.

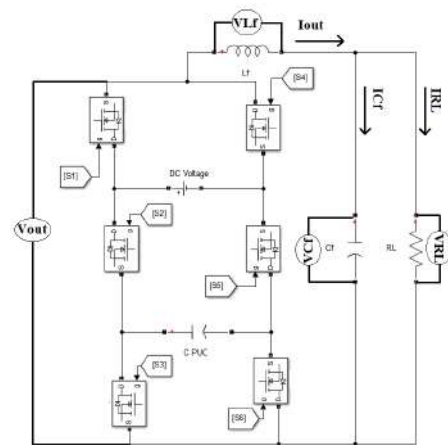


Gambar 7. Gelombang keluaran tegangan dan arus inverter sebelum dipasang filter

Gambar 8 menunjukkan bentuk gelombang tegangan dan arus keluaran *inverter* setelah dipasang filter LC ketika diberi beban resistif murni 1300 watt, dengan $V_{rms}=225 \text{ V}$, $I_{rms}=6 \text{ A}$, THD=0.99%.



Gambar 8. Gelombang keluaran tegangan dan arus inverter setelah dipasang filter



Gambar 9. Pengukuran jatuh tegangan pada filter LC

Tabel 6 dan Tabel 7 memuat data nilai rms arus yang mengalir di filter induktor (I_{out}), arus di filter kapasitor (I_{CF}), arus di beban (I_{RL}), tegangan keluaran inverter (V_{out}), tegangan jatuh di filter induktor (V_{LF}), tegangan jatuh di filter kapasitor (V_{CF}), dan tegangan di beban (V_{RL}) seperti yang ditunjukkan oleh Gambar 9. Terlihat bahwa keluaran *inverter* sebelum filter cenderung konstan di nilai 220 V. Seiring bertambahnya beban, arus yang dialirkan di beban semakin besar dan arus pada filter kapasitor semakin kecil. Antara beban dan filter kapasitor terhubung secara paralel. Oleh sebab itu, nilai tegangannya sama, namun arusnya berbeda fasa sebesar 90 derajat. Akibatnya ketika arus di beban bertambah, arus pada keluaran *inverter* menjadi berkurang dan drop tegangan pada filter induktor dan filter kapasitor menjadi berkurang.

Tabel 6. Pengaruh Pembebanan terhadap Arus

P (watt)	I _{out} (rms)	I _{CF} (rms)	I _{RL} (rms)
----------	------------------------	-----------------------	-----------------------

650	17.9 A	17.3 A	4.3 A
975	15.6 A	14.6 A	5.4 A
1170	14.4 A	13.2 A	5.8 A
1300	13.7 A	12.3 A	6.0 A

Tabel 7. Pengaruh Pembebanan terhadap
Tegangan

P (watt)	Vout (rms)	VLf (rms)	VCf (rms)	Vf
650	220.6 V	513.2 V	317.8 V	31
975	219.5 V	447.6 V	267.4 V	26
1170	219.2 V	414.4 V	241.1 V	24
1300	219 V	395.1 V	225.4 V	22

6. KESIMPULAN

Nilai optimum indeks modulasi dan frekuensi penyakelaran rancangan *inverter* PLTS atap kapasitas 1300 VA secara berturut-turut adalah 1 dan 200 Hz. Pada percobaan menggunakan beban resistif murni 1300 watt dihasilkan gelombang keluaran *inverter* dengan nilai total harmonisa 0.99%, tegangan rms 225 V, dan arus rms 6 A.

DAFTAR PUSTAKA

- [1] Kumar, A. L., Alexander, S. A., & Rajendran, M. (2020). Power Electronic Converters for Solar Photovoltaic Systems. Academic Press.
- [2] Kabalci, E. (Ed.). (2021). Multilevel Inverters: Introduction and Emergent Topologies. Academic Press.
- [3] Abarzadeh, M., Vahedi, H., & Al-Haddad, K. (2019). Fast sensor-less voltage balancing and capacitor size reduction in PUC5 converter using novel modulation method. IEEE Transactions on Industrial Informatics, 15(8), 4394-4406.
- [4] Mohan, N., Undeland, T. M., & Robbins, W. P. (2003). Power electronics: converters, applications, and design. John Wiley & sons.
- [5] Kristi, A. A., Susanto, B., Risdiyanto, A., Junaedi, A., Muqorobin, A., Rachman, N. A., & Santosa, H. P. (2021). Selection Method of Modulation Index and Frequency ratio for Getting the SPWM Minimum Harmonic of Single Phase Inverter. EMITTER International Journal of Engineering Technology, 9(1), 75-91.
- [6] Green, P. B. 2019. MOSFET selection for low voltage UPS. Infineon, Appl. Note 1810.
- [7] Diallo, M., & Drivers, H. P. (2018). Bootstrap circuitry selection for half-bridge configurations. Application Report No. SLUA887. High Power Drivers Group, Texas Instruments: Dallas, TX, USA.
- [8] Semiconductor, F. (2008). Design and Application Guide of Bootstrap Circuit for High-Voltage Gate-Drive IC. Application note.
- [9] Note, T. A. (2017). MOSFET Gate Drive Circuit. Tech. rep